

LAMINATED STRIP LINE RESONATOR

Publication number: JP11191708

Publication date: 1999-07-13

Inventor: YAMAMOTO SENTAROU; NAKAMATA KATSURO

Applicant: KYOCERA CORP

Classification:

- **international:** H01P7/08; H01P3/08; H01P11/00; H01P7/08;
H01P3/08; H01P11/00; (IPC1-7): H01P7/08; H01P3/08;
H01P11/00

- **european:**

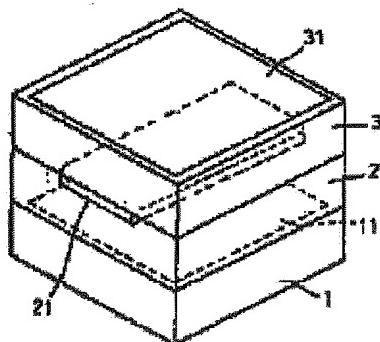
Application number: JP19970356934 19971225

Priority number(s): JP19970356934 19971225

[Report a data error here](#)

Abstract of JP11191708

PROBLEM TO BE SOLVED: To provide a laminated strip line resonator whose Q is enhanced. **SOLUTION:** Dielectric bodies 2, 3 are interposed between a couple of ground electrodes 11, 31 and a strip line 21 is placed in the dielectric bodies 2, 3 in the laminated strip line resonator. It is desirable that the thickness of the strip line 21 is 40 &mu m or over, and both ends of the strip line 21 are respectively extended toward the couple of the ground electrodes 11, 31 so that the overall cross section becomes of H-shape.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12) 特許公報 (B2)

(11)特許番号

特許第3522097号
(P3522097)

(45)発行日 平成16年4月26日(2004.4.26)

(24)登録日 平成16年2月20日(2004.2.20)

(51)Int.Cl.⁷

H 0 1 P 7/08
3/08
11/00

識別記号

F I

H 0 1 P 7/08
3/08
11/00

G

請求項の数1(全6頁)

(21)出願番号 特願平9-356934

(22)出願日 平成9年12月25日(1997.12.25)

(65)公開番号 特開平11-191708

(43)公開日 平成11年7月13日(1999.7.13)

審査請求日 平成13年10月15日(2001.10.15)

(73)特許権者 000006633

京セラ株式会社
京都府京都市伏見区竹田鳥羽殿町6番地

(72)発明者 山元 泉太郎

鹿児島県国分市山下町1番4号 京セラ
株式会社総合研究所内

(72)発明者 中俣 克朗

鹿児島県国分市山下町1番4号 京セラ
株式会社総合研究所内

審査官 麻生 哲朗

(56)参考文献 特開 平9-237955 (JP, A)

特開 平9-289401 (JP, A)

特開 昭59-152701 (JP, A)

特開 平10-98315 (JP, A)

特開 平10-126121 (JP, A)

最終頁に続く

(54)【発明の名称】 積層型ストリップライン共振器

1

(57)【特許請求の範囲】

【請求項1】一対のアース電極の間にセラミック誘電体を介装するとともに、該セラミック誘電体を構成する誘電体層間にストリップラインを設けてなり、フォトリン方式を用いて作製され、前記セラミック誘電体と前記ストリップラインとが同時に焼成される積層型ストリップライン共振器において、前記ストリップラインの厚みが100～150μmであることを特徴とする積層型ストリップライン共振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、積層型ストリップライン共振器に関し、特に携帯通信用電話機等の高周波回路無線機に利用する共振回路や高周波回路フィルタ等に使用される積層型ストリップライン共振器に関する。

2

【0002】

【従来技術】従来、電圧制御発振器(VCO)やフィルター用の共振器として、ストリップライン共振器が用いられている。このようなストリップライン共振器は、アース電極間に誘電体層を介してストリップライン(導体線路)が存在し、その特性は、同軸ケーブルを平面的に展開したものと等価であり、特性インピーダンスはストリップラインの幅、厚さ、誘電体層の誘電率、厚さによって決定される。

【0003】このような積層型ストリップライン共振器は、従来、例えば、ドクターブレード法等によりグリーンシートを作製し、アース電極用のペーストを塗布したグリーンシートと、ストリップライン用のペーストを塗布したグリーンシートを作製し、アース電極用のグリーンシート間に、ストリップライン用のグリーンシートを

介装し、焼成することにより形成されていた。

【0004】このような積層型ストリップライン共振器において、ストリップライン中をマイクロ波が伝搬する場合、電流は表皮効果のため導体中心部にはあまり流れず、導体の表面、特にエッジ部分に集中する。周波数が高くなるほどその傾向は強くなり、GHzオーダーになると表皮の深さは数μmになって、ほとんどストリップラインの表面部分だけを流れるようになる。

【0005】

【発明が解決しようとする課題】しかしながら、従来のグリーンシート積層法では、ストリップラインの厚みは20μm程度であり、ストリップラインの厚みが薄いため、上記表皮効果のためストリップラインの導体損が増加し、結果として積層型ストリップライン共振器のQ値が劣化するという問題があった。

【0006】即ち、積層型ストリップライン共振器のQ値はストリップラインの導体膜厚に依存し、Q値向上のためには、ストリップラインの導体膜厚を厚くし、ストリップラインの電流の流れる面積を増加させる必要がある。しかしながら、グリーンシート表面に導体ペーストを印刷する従来の製法では、導体厚は焼成前の状態で約30μm以下に抑えなければ、グリーンシートを積層する段階で、導体ペースト膜の厚みにより凹凸が生じ、グリーンシート間の密着が不十分となり、焼成後に層間密着不良（デラミネーション）を起こしてしまう。その為、焼成後のストリップラインの膜厚は30μm以上にすることは、製造工程上困難であった。

【0007】また、従来のストリップラインは薄板状であったため、ストリップラインに流れる電流は、表皮効果によりストリップラインの両端エッジ部分に集中し、導体損が増加してその結果ストリップライン共振器のQ値が劣化するという問題があった。

【0008】本発明は、Q値を向上できる積層型ストリップライン共振器を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明の積層型ストリップライン共振器は、一対のアース電極の間にセラミック誘電体を介装するとともに、該セラミック誘電体を構成する誘電体層間にストリップラインを設けてなり、フォトリソ方式を用いて作製され、前記セラミック誘電体と前記ストリップラインとが同時に焼成される積層型ストリップライン共振器において、前記ストリップラインの厚みが100～150μmであることを特徴とする。

【0010】

【作用】本発明の積層型ストリップライン共振器によれば、ストリップラインの膜厚が100～150μmであるため、表皮効果にもかかわらず、ストリップラインの電流の流れる面積を増加することができ、ストリップラインの導体損を減少でき、その結果、積層型ストリップライン共振器のQ値を向上できる。

【0011】

【0012】

【発明の実施の形態】本発明の積層型ストリップライン共振器は、例えば、図1に示すように、3層の誘電体層1、2、3を積層するとともに、第1誘電体層1の上面にアース電極11を形成し、第2誘電体層2の上面にストリップライン21を形成し、第3誘電体層3の上面にアース電極31を形成して構成されている。

【0013】即ち、一対のアース電極11、31の間に誘電体層2、3が介装され、誘電体層2、3の間にストリップライン21が形成されている。

【0014】そして、本発明の積層型ストリップライン共振器では、ストリップライン21の厚みが100～150μmとされている。尚、本発明の積層型ストリップライン共振器を基板内に内蔵しても良い。

【0015】このような積層型ストリップライン共振器は、ストリップラインの厚みが100～150μmであるため、従来のグリーンシート積層方式では作製できないため、セラミックからなる誘電体材料と光硬化可能な樹脂、有機バインダーからなるスリップをフォトリソ方式によって形成する。このような方法で作製することにより、ストリップラインの厚みを100～150μmに任意に変更でき、しかもビアホール径の大きさや、内部電極の厚み等が容易に変更可能となる。

【0016】本発明の積層型ストリップライン共振器の製造方法について説明する。先ず、誘電体層1、2、3となるスリップ材を作成する。

【0017】スリップ材は、例えば、セラミック原料粉末と、光硬化可能なモノマー、例えばポリオキシエチル化トリメチロールプロパントリアクリレートと、有機バインダ、例えばアルキルメタクリレートと、可塑剤とを、有機溶剤、例えばエチルカルピトールアセテートに混合し、ボールミルで混練して作製される。

【0018】セラミック原料粉末としては、例えば、金属元素として少なくともMg、Ti、Caを含有する複合酸化物であって、その金属元素酸化物による組成式を $(1-x)Mg_2TiO_3 - xCa_2TiO_3$ （但し、式中xは重量比を表し、 $0 < x \leq 0.15$ ）で表される主成分100重量部に対して、硼素含有化合物をB₂O₃換算で3～30重量部、アルカリ金属含有化合物をアルカリ金属炭酸塩換算で1～25重量部添加含有してなるものが用いられる。

【0019】尚、上述の実施例では溶剤系スリップ材を作成しているが、上述のように親水性の官能基を付加した光硬化可能なモノマー、例えば多官能基メタクリレートモノマー、有機バインダ、例えばカルボキシル変性アルキルメタクリレートを用いて、イオン交換水で混練した水系スリップ材であっても良い。

【0020】セラミック原料粉末としては、例えば、ガラス材料であるSiO₂、Al₂O₃、ZnO、Mg

(3)

5

O_2 、 B_2O_3 を主成分とする結晶化ガラス粉末 70重量%とセラミック材料であるアルミナ粉末 30重量%とかなるものも用いられる。セラミック原料粉末は、特に限定されるものではない。

【0021】また、アース電極 11、31、ストリップライン 21となる導電性ペーストを作製する。導電性ペーストは、低融点で且つ低抵抗の金属材料である例えば銀粉末と、硼珪酸系低融点ガラス、例えば $\text{B}_2\text{O}_3 - \text{SiO}_2 - \text{BaO}$ ガラス、 $\text{CaO}-\text{B}_2\text{O}_3 - \text{SiO}_2$ ガラス、 $\text{CaO}-\text{Al}_2\text{O}_3 - \text{B}_2\text{O}_3 - \text{SiO}_2$ ガラスと、有機バインダ、例えばエチルセルロースとを、有機溶剤、例えば 2, 2, 4-トリメチル-1, 3-ペンタジオールモノイソブチレートに混合し、3本ローラーにより均質混練して作製される。

【0022】まず、図2(a)に示すように、ガラスやセラミック等の支持台板 7 の上に絶縁層成形体 10d を形成する。この絶縁層成形体 10d は、上記したスリップ材を乾燥後の膜厚が 40~200 μm となるように塗布し、乾燥して形成する。

【0023】次に、絶縁層成形体 10d に、下記に示すような露光処理を施して硬化させる。スリップ材の塗布から露光処理の工程を繰り返して図2(b)に示すような絶縁層成形体 10a~10d が積層された第1誘電体層 1 の成形体 10 を作製し、その表面に、上記導電性ペーストを塗布してアース電極用導電部材 51 を形成する。

【0024】次に、アース電極用導電部材 51 の表面に、前記スリップ材の塗布から露光処理の工程を繰り返して図2(c)に示すように絶縁層成形体 20c、20b を作製する。この後、図2(d)に示すように絶縁層成形体 20b の上にスリップ材を塗布し、絶縁層成形体 20a を形成し、露光、現像をおこない、ストリップライン用溝を作製する。

【0025】具体的には、露光処理は、絶縁層成形体 20a の上に、図2(e)に示すように貫通孔が形成されるような領域にフォトターゲット 61 を載置して、超高圧水銀灯 (10 mW/cm²) を光源として用いて露光を行う。スリップ材に含まれる光硬化性モノマーは、ネガ型である為、これにより貫通孔が形成される領域の絶縁層成形体 20a においては光重合が起こらず、貫通孔が形成される領域以外の絶縁層成形体 20a においては光重合が起る。ここで、光重合反応が起こった部位を不溶部 x、光重合反応が起こらない部分を溶化部 y という。なお、厚み 100 μm 程度の絶縁層成形体 20a は、超高圧水銀灯 (10 mW/cm²) を 10~15 秒程度照射すれば露光を行うことができる。

【0026】現像処理は、絶縁層成形体 20a の溶化部 y を現像液で除去するもので、具体的には、1, 1, 1-トリエタノールアミンを用いてスプレー法で現像を行う。その後、現像によって生じる不要なカスを洗浄、乾

6

燥工程により、完全に除去し、図2(f)に示すような絶縁層成形体 20a に貫通孔 62 を作製する。

【0027】次に、図2(g)に示すように、貫通孔 62 内に導体ペーストをスクリーン印刷方式にて充填し、乾燥することで所望の導体膜厚のストリップライン用導電部材 53 を形成する。尚、ストリップラインの厚みは、絶縁層成形体 20a の厚みを変更することにより容易に変更できる。また、ストリップラインの厚みを厚くするために、再度絶縁層成形体の塗布、ストリップライン用溝の作製、この溝への導体ペーストの充填を行うこともできる。

【0028】次に、絶縁層成形体 10、20 と同様の工程を繰り返し、図2(h)に示すように、絶縁層成形体 30a、30b を形成し、第3誘電体層となる成形体 30 を形成する。そして、第3誘電体 3 となる成形体 30 の上に導体ペーストを塗布し、乾燥してアース電極用導電部材 54 を形成する。上記のようにして第1~第3誘電体層の成形体が積層された積層成形体が作製できる。

【0029】次に、支持基板 7 を取り外す。そして必要応じて、積層成形体をプレスで形状を整えたり、分割溝を形成したりする。

【0030】次に焼成を行う。焼成は、脱バインダ工程と本焼成工程からなる。脱バインダ工程は、積層成形体及び導電性ペーストに含まれる有機バインダ、光硬化可能な樹脂を飛散させる工程であり、本焼成工程は、ピーク温度 850~1050°C、例えば 900°C 30 分キープの焼成課程である。

【0031】なお、アース電極用導電部材 51、54、ストリップライン用導電部材 53 の導電性ペーストは、金、銀、銅もしくはその合金の少なくとも 1 つの金属材料の粉末と低融点ガラス粉末と有機バインダーと有機溶剤を均質混練したものが使用される。

【0032】本発明の積層型ストリップライン共振器では、上記方法を採用し、絶縁層成形体 20a の厚みを変更することにより、ストリップラインの厚みを 40 μm 以上の任意の厚みに容易に設定することができ、ストリップラインの導体損を減少でき、その結果、積層型ストリップライン共振器の Q 値を向上できる。しかも、ストリップラインの厚みを 40 μm 以上とした場合であっても、ストリップライン上の誘電体層に凹凸が生じることがなく、デラミネーションが発生することがない。

【0033】尚、図3(a)、(b)に示すように、厚み 40 μm 以上のストリップラインの両端部を、一対のアース電極側に向けてそれぞれ延設し、断面 H 状の線路を形成しても良い。

【0034】即ち、3 層の誘電体層 1、2、3 を積層するととも、第1誘電体層 1 の上面にアース電極 11 を形成し、第2誘電体層 2 の上面にストリップライン 21 を形成し、第3誘電体層 3 の上面にアース電極 31 を形成して構成されている。

【0035】そして、ストリップライン21の両端部に下部電極23、上部電極33が形成されている。

【0036】このような積層型ストリップライン共振器によれば、ストリップライン21の両端部を、一対のアース電極11、31側に向けてそれぞれ延設し、H状のストリップラインを作製したので、両端エッジ部分における磁場の集中が緩和され、ストリップラインの導体損をさらに減少でき、積層型ストリップライン共振器のQ値をさらに向上できる。H状の線路は、上記製造方法によれば容易に作製できる。

【0037】

【実施例】図4に示すように、アース電極11とストリップライン21との間隔、ストリップライン21とアース電極31との間隔H1を0.5mm、ストリップライン21の幅W1を0.5mm、ストリップライン21の厚みT1を5~160μmに設定し、共振周波数1GHzの1/4波長型共振器を構成した。誘電体層1、2、3の比誘電率を1.9、Qfを16000とし、回路Qを有限要素法を用いて解析した。この結果を図5に記載した。この図5より、ストリップラインの導体膜厚が厚くなるほど回路Qが向上することが判る。

【0038】また、図3に示すように、アース電極11とストリップライン21との間隔、ストリップライン21とアース電極31との間隔H1を0.5mm、ストリップライン21の幅W1を0.5mm、ストリップライン21の厚みT1を50μm、下部電極23および上部電極33の上下方向の長さT2を0.1mm、電極21、31から誘電体層2、3の端面までの距離W2を5mmに設定し、共振周波数1GHzの1/4波長型共振*

* 器を構成した。誘電体層1、2、3の比誘電率を1.9、Qfを16000とし、回路Qを有限要素法を用いて解析した。その結果、回路Qは110であり、図4の積層型ストリップライン共振器よりも回路Qを向上できることが判る。

【0039】

【発明の効果】本発明の積層型ストリップライン共振器では、ストリップラインの導体膜厚を100~150μmと厚くすることにより、ストリップラインの導体損を減少でき、積層型ストリップライン共振器のQ値を向上できる。

【図面の簡単な説明】

【図1】本発明の積層型ストリップライン共振器を示す斜視図である。

【図2】本発明の積層型ストリップライン共振器の製造工程を示す工程図である。

【図3】H状の線路を有する本発明の積層型ストリップライン共振器を示すもので、(a)は断面図、(b)はストリップラインの斜視図である。

【図4】解析した積層型ストリップライン共振器を示す断面図である。

【図5】ストリップラインの厚みと電場シミュレーションによる回路Qとの関係を示すグラフである。

【符号の説明】

1···第1誘電体層

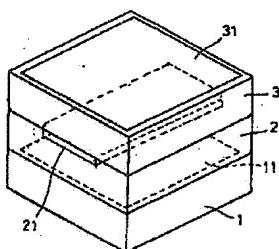
2···第2誘電体層

3···第3誘電体層

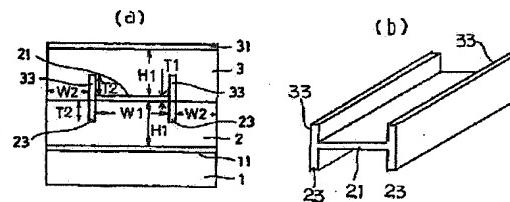
11、31···アース電極

21···ストリップライン

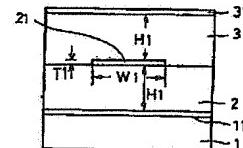
【図1】



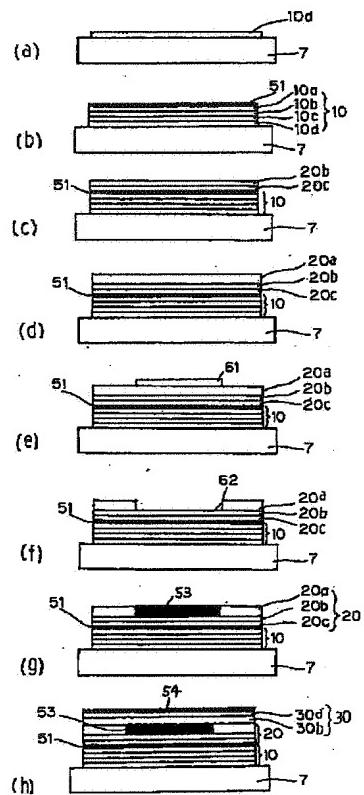
【図3】



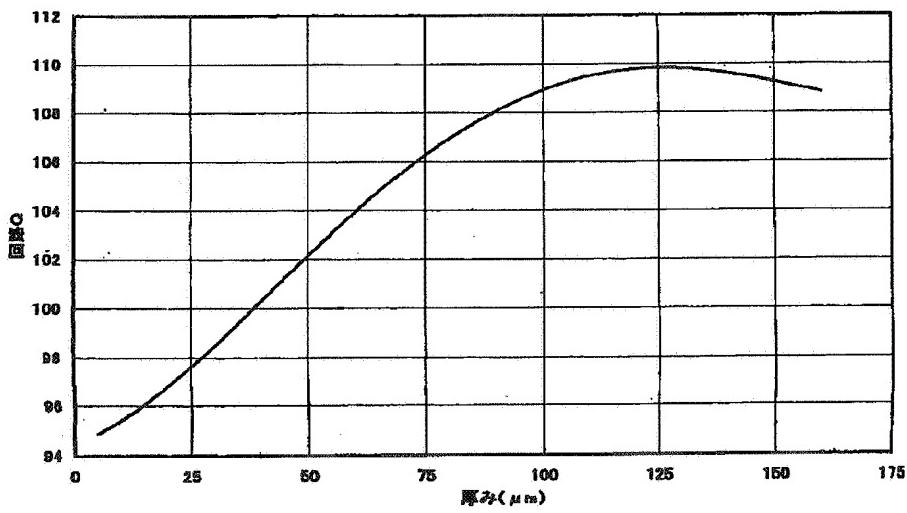
【図4】



【図2】



【図5】



フロントページの続き

(58)調査した分野(Int.Cl.?, DB名)

H01P 1/20 - 1/219

H01P 3/08

H01P 7/00 - 7/10

H01P 11/00